### FETENT ABSTRACTS OF JOAN

(11)Publication number:

05-243547

(43) Date of publication of application: 21.09.1993

(51)Int.CI.

H01L 27/146 H04N 5/335

(21)Application number : 04-044392

(71)Applicant: HITACHI LTD

(22)Date of filing:

02.03.1992 (72)Invento

(72)Inventor: KANEKO YOSHIYUKI

YAMAGUCHI MUNEAKI

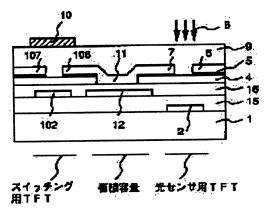
**TSUTSUI KEN** 

#### (54) THIN FILM PHOTOSENSOR

(57)Abstract:

PURPOSE: To provide a TFT—type thin film photosensor having a large photocurrent which is suitable for a close contact type two dimensional image sensor.

CONSTITUTION: The thickness of a gate insulating film 15 of a photosensor TFT is made larger than that of a gate insulating film 16 of a switching TFT and a gate insulating film/amorphous silicon interface in each TFT is formed under the same conditions. Thereby, it is possible to improve a photocurrent and to cope with the demands of small devices with more fine element structure.



#### LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

### BEST AVAILABLE COPY

pyright (C); 1998,2003 Japan Patent

## Japanese Publication for Unexamined Patent Application No. 243547-1993 (Tokukaihei 5-243547)

### A. Relevance of the above-identified Document

This document has relevance to claims 1 and 8 of the present application.

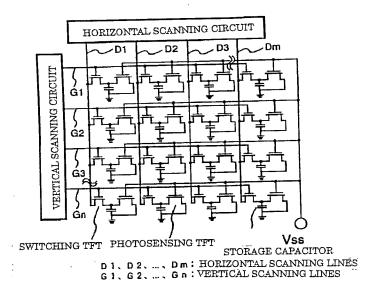
### B. <u>Translation of the Relevant Passages of the Document</u> [EXAMPLES]

[0018]

Fig. 3 shows an equivalent circuit in which thin film photosensors are disposed in a two-dimensional manner. Each pixel includes photosensing TFTs, switching TFTs, and storage capacitors. Among three photosensing terminals, a drain terminal is connected to the one terminal of the storage capacitor, and a source terminal is connected to the other terminal of the storage capacitor. Further, a voltage of a gate terminal is fixed at a certain voltage Vss in a voltage range which secures a light and dark ratio as shown in Fig. 2 (for example, not more than '3V). Among three terminals of the switching TFT, a gate terminal is connected to a vertical scanning line, and a drain terminal is connected to a drain terminal of the photosensing TFT. The one terminal of the horizontal scanning line and the one terminal of the storage capacitor are formed at the same time as formation of the source

electrode and the drain electrode of the switching TFT. The vertical scanning line is formed at the same time as formation of the gate electrode of the switching TFT. Each horizontal scanning line is connected to a horizontal scanning circuit. Further, each vertical scanning line is connected to a vertical scanning circuit.

FIG. 3



**皮術表示**箇所

(43)公開日 平成5年(1983)9月21日

H01L 27/14 H 斤内整理番号 7210-4M 4228-5C ш 被別記号 H01L 27/146 H 0 4 N 5/335 (51)Int.Cl.

6査請求 未請求 請求項の数3(全 6 頁)

ပ

東京都千代田区神田駿河台四丁目 6番地 東京都国分寺市東恋ケ程1丁目280番地 東京都国分寺市東恋ケ建1丁目280番地 東京都国分寺市東恋ケ窪1丁目280番地 株式会社日立製作所中央研究所内 株式会社日立製作所中央研究所内 株式会社日立製作所中央研究所内 株式会社日立製作所 弁理士 小川 勝男 コロ 金男 金子 好之 (71) 出題人 000005108 節井 謎 (74)代斯人 (72)発明者 (72)発明者 (72)発明者 平成4年(1992)3月2日 特顯平4-44392 (21)出願番号 (22)出版日

# (54) 【発明の名称】 斑膜光センサ

(51) [財怨]

<u>N</u>

【目的】密治型二次元イメージセンサに好適な、明電流 [構成] 光センサ用TFTのゲート絶縁膜15の厚さを スイッチング用TFTのゲート絶縁版16の厚さより大 きくし、なおかつそれぞれのTFTにおけるゲート絶縁 【効果】 明電流が改善され、茶子の小型化, 高精細化に 版/非品質シリコン界面を同一条件で形成した。 の大きいTFT型游阪光センサを提供する。

米センヤ紙TFT 審積容量 52

対応することができる。

15:第1のゲート絶縁膜 16:第2のゲート絶縁膜

BEST AVAILABLE COFY

**って、前記光センサ用薄膜トランジスタのゲート絶縁膜** 厚が前記スイッチング用掉版トランジスタのゲート絶録 スイッチング用蒋睒トランジスタと前配光センサ用游睒 【踏水項1】少なくとも光センサ用薄膜トランジスタと トランジスタおよび晳記スイッチング用苺酸トランジス **真厚よりも大きいことを特徴とする薄膜光センサ。** 

**膜トランジスタ, 前記光センサ用導膜トランジスタ及び** 【翻求項2】 翻求項1において、前記スイッチング用導 クス配列され、前記スイッチング用導膜トランジスタの ゲートが行方向に共通接続され、ドレインが列方向に共 容畳性の負荷の組を単位として、それらが複数組マトリ 通接続されてマトリクスアレイを構成する韓膜光セン

【請求項3】請求項1または2において、前記スイッチ ング用萪膜トランジスタ及び光センサ用掉膜トランジス タの半導体層が非晶質シリコンからなる薄膜光センサ。 【発明の詳細な説明】

0001

2、文字入力、あるいは、ファクシミリへの画像,文字 入力、あるいは、その他の画像情報を扱うものへの画像 **情報入力に用いられる二次元画像入力装置に関するもの** [産業上の利用分野]本発明は、コンピュータへの画

[0002]

ュータに対する画像の入力など、画像入力装置を使用す 【従来の技術】ファクシミリの使用、あるいは、コンピ ることが広く普及してきている。近年、これらの画像入 力装置用に、薄膜トランジスタ(以下TFT)を用いた **苧膜光センサが開発されている。**  【0003】この薄膜光センサの基本構造は、特開昭58 -18978 号公製に記載されている。これは図4に示すよ **シに、液晶ディスプフイの竪動に用いられる苺膜トラン** ジスタにおいてソース電極6及びドレイン電極7側から 光照射時 (明状態) と暗状値とでは、特に、TFTのゲ ートオブ時の亀流レベルに変化が著しいので、このゲー ト砲圧条件で用いるのが留ましい。また、この光センサ す。この光センサ用TFTの特性の一例を図5に示す。 光を照射して非晶質シリコン (a-Si) 4に吸収さ **せ、入射光量に応じたソース,ドレイン間電流を取出** は、非晶質シリコンを用いるので大面積化に好適であ

FTの他にスイッチング用TFT及び電荷蓄積用の容量 (番槙容量) が散けられている。これを等価回路で示し 【0004】さらに、実開平2-8055 号公報には、この 型の光センサを二次元アレイ化するのに適した基本構造 が開示されている。その概要を図6、図7に示す。図6 は断面構造である。上記と同様の薄膜光センサ用途のT

【0005】① まずスイッチングトランジスタをオン として密稅容量を充むする。 ② 次にスイッチングトランジスタをオフした後、光の 強度に応じて充電電荷が放乱される。これは光センサの ソース,ドアイン匹に光色流が流れるためため。

③ 所定の時間の後、再びスイッチングトランジスタを オンして蓄積容盤を充電する。この時の充電電流を取り 出して、光の強度を検出する。

この駆動では、①と③の充電動作を兼ねさせることも可 衙である。 [0006] なお、上記公報では、図6の構造をさらに **簡易化した図8のような構造も開示されている。これら** FT及び番税容量を同一プロセスで形成できる点が有利 である。例えば、図9に示すように、光センサとしてホ トダイオードを用いる場合と比べると、この利点の重要 その膜の堆積順がスイッチング用TFTのそれと整合し **の構成では、光センサ用途のTFT, スイッチング用T** 性は明白である。すなわち、ホトダイオードの場合は、 ないので、作製手順が非常に複雑になる。

【0007】上述のように、従来技術によるTFTを用 いた斑膜光センサは大面積にわたる2次元化が容易であ り、また、従来の液晶ディスプレイ用TFTの作製力法 をそのまま流用できるので、きわめて有望であるという 8

ことができる。 0008

ち、図5に示したような光センサ用TFTの配流-電圧 ンナの特性には、改善すべき余地が残っている。すなわ **【発明が解決しようとする課題】しかし、上記蒋岐光セ** センサの特性として留ましくない。 したがって、この明 **電流を大きくすることがこの型の光センサの邸題であっ** 特在において、明ជ流が低く抑えられてしまうことが、

[6000]

[課題を解決するための手段] 上記課題を解決するため に、本発明では、光センサ用のTFTのゲート絶縁膜厚 た。また、トランジスタのチャネル領域であるゲート絶 椽膜と非晶質シリコンの界面を、光センサ用のTFTと スイッチング用TFTとで同一条件で形成した。そのた めに特に光センサ用のTFTとスイッチング用TFTの ゲート電極を別の工程で形成された金属圏を用いて形成 をスイッチング用TFTのゲート絶縁膜厚より厚くし

[0010]

【作用】光センサ用TFTのゲート絶録版厚を厚くする ことにより、負のゲート電界がチャネルを流れる光電流 を抑える効果を低減し、従来よりも大きな明覚流を実現 できる。またその際、光センサ用のTFTとスイッチン ッチング用TFTのゲート絶縁膜厚は従来と同程度に保 グ用TFTのゲート電極を別の工程で形成するのでスイ たれ、スイッチング速度の低下は生じることはない。

3

ල

ート電極2として200nmのCrをスパッタリング法 により塩積し、通常のフォトリングラフィ法を用いてパ ターニングする。ついでCVD法により第1のゲート絶 によりスイッチングTFT用のゲート電極102と蓄積 【0012】ガラス茲板1上に、光センサ用TFTのゲ 後、再びスパッタリング法により厚さ200nmのC r る。図1は本実施例による薄膜光センサの斯面図であ [英施例] 以下、本発明の実施例を図1により説明す 緑版15のSiO<sub>2</sub> (300nm) を堆積する。その る。この光センサの作製プロセスは次の通りである。 出の一方の電極12を形成する

[0013] 次に、CVD法により第2のゲート絶椽膜 16である窒化シリコン4(SiN)、半導体層としての 水楽化非晶質シリコン (a-Si:H)をそれぞれ30 0 n m, 200 n m の 厚さに堆削する。 さらに同じくプ ラズマCVD法により、オーミックコントタクトを取る ためのn型a — Si: H5も上記2層に続いて堆積す る。厚さは、40nmである。

[0014] プラズマCVD法は、真空容器中にモノシ ランSiH<sub>4</sub>をペースにしたガスを導入し、RFパワー を加えることによりプラズマを形成し、これにより分解 の場合、aーSiが形成されるが、SiH4とともに窒 ホスフィン(PH3)を導入すれば、n型不純物である燐 をドープしたューS;を形成することができる。これら は、ゲート絶縁膜やオーミックコンタクト層となる。膜 ※やアンモニアを導入すればSiNが形成される。また したSiおよび水茶を基板上に堆積するものである。こ 堆積後のa-SiBはパターニングされる。

【0015】 0ぎにソース電極6,106とドレイン電 、Alは電極の低低抗化のためである。各々の膜厚は は、この後、パターニングして形成される。なお、パタ ーン化されたソースおよびドレイン電極をマスクとして n+ a-Si:H図もエッチングする。これは、セル る。低極材料はCrとAlの二層版を用いる。Crはa - SiとAIの反応を防止するためのバッファ層であ 極7, 107及び潜和容量の他方の遺極11を形成す 100nm, 300nmである。 CrとA1の二層膜 フアライン工程となる。

[0016] この後、チャネル保護膜としてプラズマC [0017] 図2は本実施例による光センサ用TFTの VDによるSiNを用いてスイッチング用TFT及び光 センサ用TFTの保護膜 9 を設け、次にスイッチング用 A1の600nmを用いて遮光版10を形成する。すな わち、この遮光版によって、明状態や暗状像にかかわら ITTの上方にはソース・ドレイン電極と重型するように ずスイッチング用TFTの良好な動作が可能になる。

小さくなり、特に明電流が抑制されずに1桁程度大きく なっている。一方、暗電流の変化はこれに比べて小さ

0年0年8月7回3日沖順光センサを2次元に配列したも のの等価回路である。各画家は、上述のように光センサ 用TFT,スイッチング用TFT及び蓄積容量から成 、明暗比が改善されている。

れる。各水平走査線は、水平走査回路に接続され、また は、ゲート端子が垂直走査線に接続され、ドレイン端子 センサ用TFTのドレイン端子に接続されている。木平 走査線及び蓄積容量の一方の端子はスイッチング用TF Tのソース,ドレイン電極と同時に形成され。/ 垂直走査 線はスイッチング用TFTのゲート電極と同時に形成さ る。/先センナ用の三しの臨子のうち、ドフイン絡子は描 **積容量の一方の端子に接続され、ソース端子は蓄積容量** のもう一方の端子に接続されて接地されている。/またゲ 一ト端子は、図2に示されるように明暗比の確保できる 電圧範囲 (例えばー3V以下) のある電圧Vssに固定 される。〈スイッチング用TFTの三しの端子について が木平走査線に接続されている。/またソース端子は、 各垂直走査線は垂直走査回路に接続されている。

-[10-10-17-9] この2次元薄膜光センサの駆動は、次の通 りである。

② 次に、時間 t<sub>1</sub> の間に各水平走査線D 1~Dmを通 □ まず最初に、垂直走査線G1に接続された全てのス イッチングTFTを所定時間 t.1 だけオン状態にする。 この走査により各画素の蓄積容量が充電される。

る。本発明による光センサでは、いずれの方式も可能で 場合の電荷畳の配み出し方は、時間tjをm分割して各 本あたりの説み出し時間は t.1 /m秒) 方法と、各水平 じて、上記充電電荷量が認み出される。この充電電荷量 は、イメージの明暗に対応してその大小が異なる。この 走査線の説み出しに時間 tjを充てて、垂直走査線G1 に連なる画楽の充電電荷量を同時に読み出す方法があ 木平走査線毎に順次読み出す(すなわち、水平走査線

③ 垂直走査線G1に接続された全てのスイッチングT FTをオフ状態にする。

[0020] ④ 次段の垂直走査線G2に接続された全 てのスイッチングTFTを所定時間 t.1 だけオン状態に し、上記②と同じ操作を行う。

⑤ 同様に上記①~③を、垂直走査線Gnまで行い、 説 み出しが完了する。画面一枚あたりの説み出し時間はn × t.1 秒である。

[0021] さて、光センサによる画像読み取りについ て、例えば、垂直走登線G1に接続された画楽に着目し 後、次にオン状態になるまでの (n-1) × t1 秒間に 光センサ用TFTが蓄積容量に保持された電荷を放電す る。この放電電荷量は、光センサに入射する光の量によ **て説明する。⑤でスイッチングTFTをオフ状像にした** って決まる。これが画像読み取り動作である。

i NやSiO2 に限らずAI2O3やTa2O5あるいはこ れらの組合せであってもよい。 またTFTの半導体材料 [0022] 以上説明してきたように、本発明は密紋容 **監を用いたTFT型光センサにおいて、明電流を向上さ** せることが可能な構造である。この意味で、本発明は上 記実施例に限定されない。例えば、ゲート電極はCrに 限らずA1やTaであってもよいし、ゲート絶縁膜はS は、非晶質シリコンに限らず多結晶シリコンであっても

スイッチング用TFTのゲート電極を別の工程で形成す はない。従って、画素における素子形状の小型化, 画素 を厚くすることにより、負のゲート電界がチャネルを流 れる光電流を抑える効果を低減し、従来よりも大きな明 **電流を実現できる。またその際、光センサ用のTFTと** 同程度に保たれ、スイッチング速度の低下は生じること [発明の効果] 本発明によれば、蓄積容量を用いたTF るのでスイッチング用TFTのゲート絶縁膜厚は従来と T型光センサにおいて光センサ用TFTのゲート絶縁膜厚 の髙精細化を実現することができる。 [0023]

[図2]

15:第1のゲート絶縁膜 16:第2のゲート絶縁脚

おもンも圧下ド

10 が開いる (田塚大) 洪都田 明報後 (22年) ÷ 0 .0 **•** '≎ ۵, '≥ ۽َ "≏ 2 (A) 丑囂くト

BEST AVAILABLE COFY

₹

[図2]本発明による光センサ用TFTの電流ー電圧特 【図1】本発明の実施例の説明図。

【図3】本発明による2次元薄膜光センサの箏価回路

【図5】従来技術によるTFT型光センサの電流一電圧 [図4] 従来技術によるTFT型光センサの断面図。

【図6】従来技術による薄膜光センサの断面構造図。 [図7]図6の特価回路図。

2

特在区。

[図9] ホトダイオードを用いた従来技術によるセンサ 【図8】従来技術による簡易型薄膜光センサの断面図。

[作号の説明] の説明図。

1…ガラス基板、2, 102…ゲート電極、4…非晶質 シリコン、5 … n 型非晶質シリコン、6,106 …ソー ス電極、1, 101…ドレイン電極、8…入射光、9… 保護膜、10…遮光膜、11,12…器積容盘用電極、 15…第1のゲート絶縁膜、16…第2のゲート絶縁

[図]

[図画の簡単な説明]

<u>~</u>

7 図

() •

ドレイン電圧を 1 0 V に固定した場合の電流ー電圧特性 を示したものである。この光センサは、ゲート絶縁膜厚

が図5に示したものの2倍程度厚いので、ゲート電界が

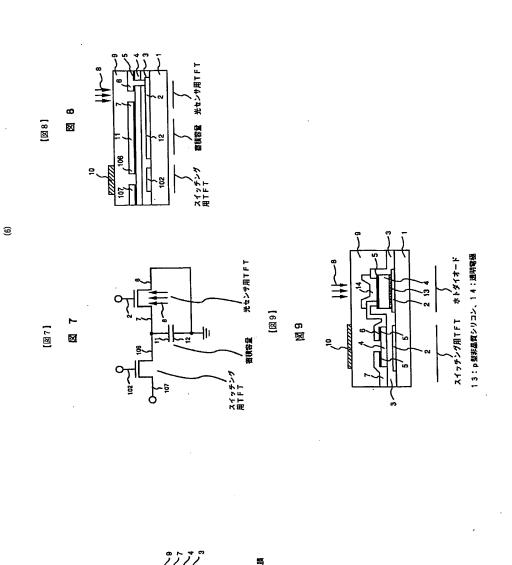
2

≅½½4

水平走遊回路

。 図

9



[98]

<u>図</u>

(A) 田野くトママ つ ロ つ ロ ロ ロ ロ

÷ 0

[図2]

ポセンも用TFT

垂直定室回路